

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-245439

(43) 公開日 平成4年(1992)9月2日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/331				
29/73				
29/205		7377-4M		
		7377-4M	H 0 1 L 29/72	

審査請求 未請求 請求項の数 4 (全 5 頁)

(21) 出願番号	特願平3-27731	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中1015番地
(22) 出願日	平成3年(1991)1月30日	(72) 発明者	高橋 剛 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(72) 発明者	山田 浩 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(72) 発明者	重松 寿生 神奈川県川崎市中原区上小田中1015番地 富士通株式会社内
		(74) 代理人	弁理士 橋谷 昭司 (外1名)

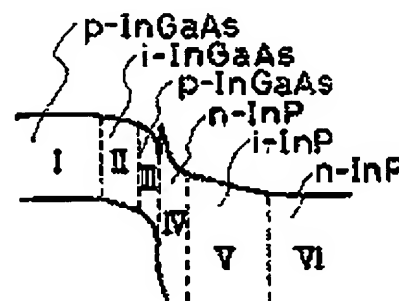
(54) 【発明の名称】 バイポーラトランジスタ

(57) 【要約】

【目的】 本発明は、バイポーラトランジスタに、特に、ヘテロバイポーラトランジスタ (HBT) に関し、コレクタ耐圧が高く、かつ、高い電流利得と高速度を有するバイポーラトランジスタを提供することを目的とする。

【構成】 ベース側の狭い禁制帯幅の半導体層 (例えば InGaAs) とコレクタ側の広い禁制帯幅の半導体層 (例えば InP) とが隣接し、広い禁制帯幅の半導体層が、狭い禁制帯幅の半導体層と接する n 型の不純物を含

本発明の第1実施例のエネルギーバンド図



(2)

特開平4-245439

I

2

【特許請求の範囲】

【請求項1】 ベース側の狭い禁制帯幅の半導体層とコレクタ側の広い禁制帯幅の半導体層とが隣接し、該広い禁制帯幅の半導体層が、狭い禁制帯幅の半導体層と接するn型の不純物を含む層と、これに続く不純物を含まない層と、これに続くn型の不純物を含む層とからなり、該狭い禁制帯幅の半導体層が、広い禁制帯幅の半導体層と接するp型の不純物を含む層と、これに続く不純物を含まない層と、これに続くp型の不純物を含む層とからなることを特徴とするバイポーラトランジスタ。

【請求項2】 ベース側の狭い禁制帯幅の半導体層とコレクタ側の広い禁制帯幅の半導体層とが隣接し、該広い禁制帯幅の半導体層が、狭い禁制帯幅の半導体層と接するn型の不純物を含む層と、これに続く不純物を含まない層と、これに続くn型の不純物を含む層とからなり、該狭い禁制帯幅の半導体層が、広い禁制帯幅の半導体層と接するp型の不純物を含む層と、これに続くn型またはp型の不純物を含む層と、これに続くp型の不純物を含む層とからなることを特徴とするバイポーラトランジスタ。

【請求項3】 狭い禁制帯幅の半導体がInGaAsであることを特徴とする請求項1または請求項2記載のバイポーラトランジスタ。

【請求項4】 広い禁制帯幅の半導体層がInPであることを特徴とする請求項1または請求項2記載のバイポーラトランジスタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、バイポーラトランジスタ、特に、改良されたコレクタ構造を有するヘテロ接合バイポーラトランジスタ（HBT）に関する。

【0002】

【従来の技術】 従来のシリコン系バイポーラトランジスタより高速性等の点で格段に優れた特性を有する能動素子として、化合物半導体を用いたヘテロ接合バイポーラトランジスタ（HBT）があげられる。HBTの代表的なものは、AlGaAs/GaAs系であるが、高速性を改善することや、消費電力を低減する観点から、InAlAs/InGaAs、InP/InGaAs系のInGaAsをベースに持つHBTが注目される。

s系のHBTのエネルギーバンド図である。この図における符号は、図6における符号に相当する。このHBTにおいては、この図に示すように、エミッタ層にInPを用い、ベース層にInGaAsを用い、コレクタ層にInPを用いている。この場合は、InPの禁制帯幅が大きく、イオン化率が小さいため、コレクタ耐圧は充分高いが、ベース層からコレクタ層に向かう電子に対して障壁ができてしまい、電流利得の低下や高速性の低下が起こる欠点があった。

10 【0005】そして、従来、上記の欠点に鑑み、図5、図6に示されるようなHBTを改良するための提案がなされている。その改良するための提案を説明するに先立って、以下の説明の便宜のため、HBTのコレクタ構造を各領域に区分けして記号を付しておく。

【0006】図7は、HBTのコレクタの構造を説明するための概略的エネルギーバンド図である。この図では、各部の符号を付すために禁制帯幅の大小関係だけを示し、電位の形状を表現してはいない。図中のIは本来のベース層、VIは本来のコレクタコンタクト層を示し、その間にIIないしVの領域が介挿されている。そして、I、II、IIIの領域は、禁制帯幅の小さい半導体、例えば、InGaAsで構成され、IV、V、VIの領域は禁制帯幅の大きい半導体、例えば、InPで構成されている。また、後に実施例によって説明するように、領域Iは、p型の導電性を示し、領域II、IIIはn型、p型のうちのいずれか、領域IVはn型の導電性を示し、領域Vはn型、p型のいずれかを示し、領域VIはn型を示す。

30 【0007】図8は、従来の改良されたInP/InGaAs系のHBTのエネルギーバンド図である。このHBTにおいては、図8に示されているように、p-InGaAsベース層（I）とn-InPコレクタコンタクト層（VI）の間に、i-InGaAs層（II、III）、n-InP層（IV）、i-InP層（V）を挟んだ構造を有している。この従来例においては、コレクタ層にイオン化率の低いInPを用いているためコレクタ耐圧が高く、ヘテロ接合部のn-InP層（IV）によって、この層の伝導帯の基底を湾曲させて、障壁の厚さを薄くするため、電子が障壁中を通り易くなり、高い電流利得と、高速性を保つことができる。

(3)

特開平4-245439

3

半導体層とコレクタ側の広い禁制帯幅の半導体層とが隣接し、該広い禁制帯幅の半導体層が、狭い禁制帯幅の半導体層と接するn型の不純物を含む層と、これに続く不純物を含まない層と、これに続くn型の不純物を含む層とからなり、該狭い禁制帯幅の半導体層が、広い禁制帯幅の半導体層と接するp型の不純物を含む層と、これに続く不純物を含まない層と、これに続くp型の不純物を含む層とからなる構成を採用した。

【0010】

【作用】上記のように、コレクタにInGaAs/InPヘテロ接合を用い、InP側をn型に、InGaAs側をi、n、またはp型にすることによって、InP側の電子障壁を小さくすることができ、コレクタ耐圧および電流利得の向上と、高速性を保つことができる。

【0011】

【実施例】（第1実施例）図1は、本発明の第1実施例のエネルギーバンド図である。

【0012】本実施例はこの図に示されているように、p-InGaAsベース層(I)とn-InPコレクタコンタクト層(VI)の間に、i-InGaAs層(II)、p-InGaAs層(III)、n-InP層(IV)、i-InP層(V)を挟んだ構造を有している。本実施例は、図8に示した従来例におけるi-InGaAs層(II、III)を、i-InGaAs層(II)、p-InGaAs層(III)に2分割したものに相当する。

【0013】本実施例においては、コレクタ層にイオン化率の低いInPを用いたためコレクタ耐圧が高く、ヘテロ接合部のp-InGaAs層(III)によって、この層の伝導帯の基底を下方に湾曲させて、ベース層側からみた電子の障壁が低くなるため、電子が障壁を越えて通り易くなり、高い電流利得と、高速性を保つことができる。

【0014】（第2実施例）図2は、本発明の第2実施例のエネルギーバンド図である。本実施例はこの図に示されているように、p-InGaAsベース層(I)とn-InPコレクタコンタクト層(VI)の間に、n(ないしp)-InGaAs層(II)、p-InGaAs層(III)、n-InP層(IV)、i-InP層(V)を挟んだ構造を有している。本実施例は、図1

4

【0016】また、上記の構造において、ヘテロ接合部のInGaAs層(II)がi型であると、多量の電子が注入されたとき、ベース・コレクタ接合の空乏層幅が狭められ、みかけのベース幅が増大して遮断周波数が低下する、いわゆる、カーク効果を生じるが、この実施例におけるように、ヘテロ接合部のInGaAs層(II)をn型にすると、多量の電子が注入されても、n層中の正の残留電荷によって中和され、空乏層幅が狭められることが少なく、カーク効果を効果的に抑制することができる。

【0017】（第3実施例）図3は、本発明の第3実施例のHBTのエネルギーバンド図である。この図は、本発明のコレクタ構造をHBTに適用した場合を示している。この図において、3はn'-InP層、4はi-InP層、5はn-InP層、6はp-InGaAs層、7はn-InGaAs層、8はp'-InGaAs層、9はn-InP層、10はn'-InP層である。

【0018】そして、上記のn'-InP層3はコレクタコンタクト層、i-InP層4、n-InP層5、p-InGaAs層6、n-InGaAs層7はコレクタ構造を構成する各層、p'-InGaAs層8はベース層、n-InP層9はエミッタ層、n'-InP層10はエミッタコンタクト層である。この実施例は、前記第2実施例のコレクタ構造を採用している。

【0019】図4は、本発明の第3実施例のHBTの断面図である。この図における符号は、1が半絶縁性InP基板、2がi-InPバッファ層、11がAuGe/Auコレクタ電極、12がTi/Pt/Auベース電極、13がAuGe/Auエミッタ電極である他は図3において説明した符号に相当する。

【0020】このHBTは、例えば、下記のように製造される。

1. 半絶縁性のInP基板1の上に、MOCVD法により、i-InPバッファ層2(3000Å)、n'-InPコレクタコンタクト層3(Si、Se等のn型不純物の濃度 $5 \times 10^{18} \text{ cm}^{-3}$ 、厚さ5000Å)、i-InP層4(2000Å)、n-InP層5($1 \times 10^{18} \text{ cm}^{-3}$ 、300Å)、p-InGaAs層6(Zn、Be等のp型不純物濃度 $5 \times 10^{17} \text{ cm}^{-3}$ 、500Å)、n-InGaAs層7($5 \times 10^{18} \text{ cm}^{-3}$ 、1000

(4)

特開平4-245439

5

でペースメサエッチングを行う。

4. そして、エミッタ層8とコレクタ層10にはAuGe/Au、ベース層8には、Ti/Pt/Auをそれぞれ蒸着して電極を形成しHBTを完成する。

なお、上記HBTは、エミッタアップ構造であるが、コレクタアップ構造でも同様の効果がある。また、上記実施例においては、エミッタとしてInPを用いているが、InAlAsでもほぼ同様に使用できる。

【0022】

【発明の効果】以上説明したように、本発明によると、コレクタ耐圧と電流利得が高く、高速性が優れたHBTを提供することができ、この技術分野において寄与するところが多い。

【図面の簡単な説明】

【図1】本発明の第1実施例のエネルギーバンド図である。

【図2】本発明の第2実施例のエネルギーバンド図である。

【図3】本発明の第3実施例のHBTのエネルギーバンド図である。

【図4】本発明の第3実施例のHBTの断面図である。

【図5】従来のInAlAs/InGaAs系のHBT

6

のエネルギーバンド図である。

【図6】従来のInP/InGaAs系のHBTのエネルギーバンド図である。

【図7】HBTのコレクタの構造を説明するための概略的エネルギーバンド図である。

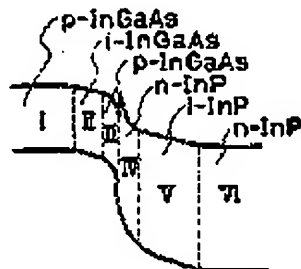
【図8】従来の改良されたInP/InGaAs系のHBTのエネルギーバンド図である。

【符号の説明】

- 1 半絶縁性InP基板
- 2 i-InP層
- 3 n⁺-InP層
- 4 i-InP層
- 5 n-InP層
- 6 p-InGaAs層
- 7 n-InGaAs層
- 8 p⁺-InGaAs層
- 9 n-InP層
- 10 n⁺-InP層
- 11 AuGe/Auコレクタ電極
- 12 Ti/Pt/Auベース電極
- 13 AuGe/Auエミッタ電極

【図1】

本発明の第1実施例のエネルギーバンド図

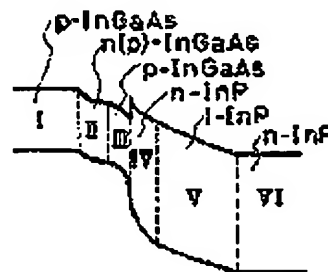


【図3】

本発明の第3実施例のHBTのエネルギーバンド図

【図2】

本発明の第2実施例のエネルギーバンド図



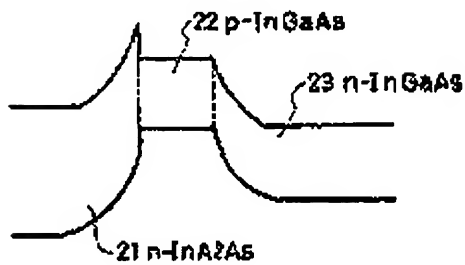
【図4】

本発明の第3実施例のHBTの断面図

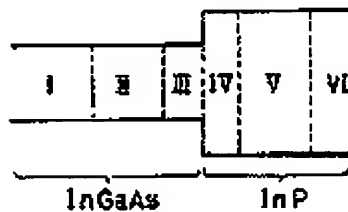
(5)

特開平4-245439

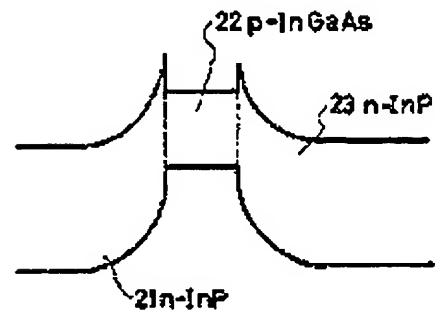
【図5】

従来のInAlAs/nGaAs系の
HBTのエネルギーバンド図

【図7】

HBTのコレクタの構造を説明するための
概念的エネルギーバンド図

【図6】

従来のInP/nGaAs系の
HBTのエネルギーバンド図

【図8】

従来の改良されたInP/nGaAs系の
HBTのエネルギーバンド図